

5. フリップチップ編

異方性導電フィルムによる フリップチップ実装技術

武市 元 秀

近年、ベアチップにおけるフリップチップ実装工法上の問題解決手法として ACF や ACP あるいは NCF, NCP などの接続工法が注目されている。これらは鉛フリー接続、低コスト化という観点からも有力視されている。当社では、ベアチップ接続用 ACF の接続信頼性を上げ、その要求されるスペックを満足すべく開発を行っている。

近年、情報端末機器を中心としたセット本体の小型化と高機能化は目覚ましい進歩を見せている。それを支える中核技術、高密度実装は基板製造における微細配線技術、ビルドアップを含む多層配線技術、パターン設計技術、マウント装設の進歩、部品の小型化技術などさまざまな要素技術の結集で成し遂げられ、さらに進歩を続けている。

実装基板の中で比較的大きな実装エリアを必要とするのは IC チップであり、部品の小型化を考えた時、これを小さくすることは有効な手段となりえることから、リードフレームを用いたモールド IC から、ベアチップを直接基板上に実装する方法が種々検討され実用化されている。当初はベアチップをフェイスアップで基板上に接着しワイヤボンディングにより IC の端子と基板の端子を接続する方法が取られたが、さらなる小型化あるいは高速化する IC への対応からフリップチップ接続が盛んに検討されるようになっていく。

その接続方法の具体例としては、はんだを用いた金属結合による接続、銀ペーストを用いた接続、あるいは超音波を用いた Au-Au 接合などがあげられるが、それぞれの製造工程において共通することは、接続点に集中するチップと基材の膨張係数のミスマッチから生じる応力を緩和・分散する目的で使用するアンダーフィルムを必要とすることである。また、これら工法は狭ピッチ化あるいは扱えるチップの大きさが限られると言った問題も抱えている。次いで有力な接続工法

として注目されているのが導電粒子を含有した接着フィルム ACF (Anisotropic Conductive Film) やペースト状の ACP (Anisotropic Conductive Paste) あるいは導電性粒子を含有しない NCF, NCP (non-Conductive Film/Paste) などの圧接のみで電気的接合を行う工法（ここでは以下圧接工法とする）である。これらの工法は狭ピッチ化していくベアチップにおけるフリップチップ実装工法上の問題解決手法と當う側面の他、世界的に注目を集めている鉛フリー接続としても有力視されている。また、従来技術からの低コスト化という観点で検討に着手するユーザーも少なくない。

当社では LCD 業界で使用されてきた実績と経験を基板にベアチップ接続用 ACF の接続信頼性を上げ、その要求されるスペックを満足すべく開発を行っており、すでに多くの実績をあげている。

フリップチップ実装用 ACF

1. ACF の接続原理

ACF の接続原理を図 1 に示した。ACF はフィルム状接着剤中に導電性の粒子を分散したもので接続するチップと基板の間に置き、アライメント後に熱と圧力

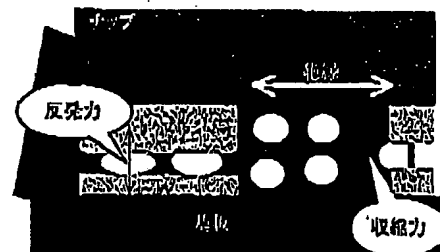


図1 ACF の接続原理

*Takeichi Motohide

ソニーケミカル IT デバイス事業部 技術部 開発 2 課 課長

〒322-8502 栃木県鹿沼市さつき町 12-3

☎ 0289-76-0216

を加えることにより接着剤成分を硬化させ両者を電気的に接続するものである。その際、接続点であるバンプと基板側のランドに導電性粒子を挟み込むことが大きな特徴であり、導電性粒子としては一般的に弾性変形領域を有した直径3～5 μm のプラスチックボールにNi-Auめっきを施したものが使用されている。この導電性粒子により、バンプの高さばらつきあるいは基板のコプラナリティに起因する接続時の圧力マージンを広げるとともに、各種信頼性試験により発生する応力に伴う微小な変形に対する追従性を実現している。図2に当社にてACF開発過程に取得した導電粒子配合の有無での信頼性をTCTで取得したデータを示したが、導電粒子を含んだACFの方がオープン不良の発生するサイクル数で約1.8倍長くなっていることが分る。また図3には導電粒子の果を変えて85℃/RH85%の信頼性を測定した結果を示したが、接続初期の抵抗は粒子の径、またその有無に関係なく良好な値を示したものの、1,000時間経過後にはNCFでは最大値、平均値ともに抵抗の上昇が確認され、粒径も大きいほど抵抗が安定する結果が得られた。これらのことから導電性粒子の存在が接続時の圧力マージンを広げさらには信頼性に大きく影響を及ぼしている

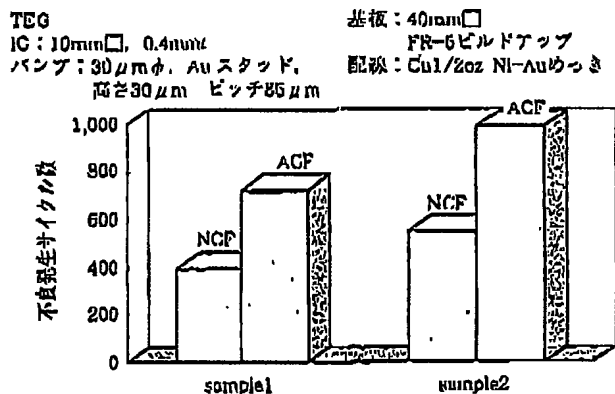


図2 ACFとNCFのTCT信頼性

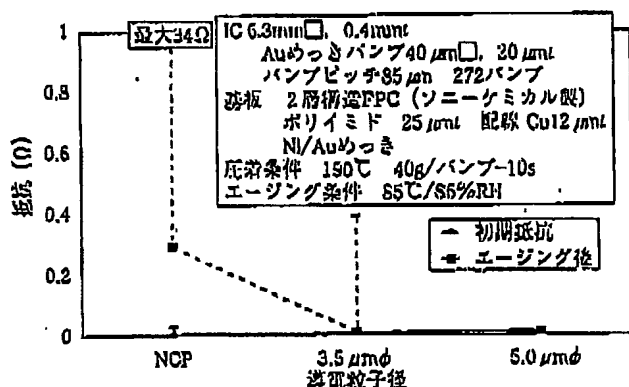


図3 ACFとNCFの耐湿信頼性

ことが分る。

2. 絶縁被覆粒子

フリップチップ接続の場合、一般にはベアチップのバンプと基板上の配線との接続となり、接続面積は従来LCD業界で使用されていた時のITO-TCP接続に比べ小さくなる。このため、ACF中に多数の導電性粒子を配合することが必要となるが、その量によってはバンプ間でショートが発生が確認されており、このような問題を解決する手法として、個々の導電性粒子を絶縁性材料でコーティングする処置が取られている¹⁾。その効果を2種類の従の導電粒子配合量を変化させ、その絶縁被覆の有無で接続後のショート発生率をバンプ間スペース15 μm のチップで測定したデータを図4に示した。絶縁被覆されていない粒子は50万個/ mm^2 からショートが発生が確認されているのに対し、絶縁被覆されている粒子は5 μm φでは200万/ mm^2 程度、粒径3.5 μm では700万個/ mm^2 までショートが発生しておらず、微小バンプへの対応には絶縁被覆した粒子が必須であることが分る。

3. 導電性粒子の抵抗

導電性粒子1個の抵抗を測定することはきわめて難しく、過去に粒子1個の抵抗が数 Ω との報告もある²⁾。しかしながら、チップを用いた4端子法の実測値は、数個の粒子を介して10 m Ω 前後の抵抗となっており食い違いが見られる。ここでは導電性粒子のめっき部分の体積と接続時の導体間距離からめっきの仮想断面積を出し、NiおよびAuの比抵抗から球状粒子の抵抗を算出し、圧接による粒子の変形量に対し抵抗がどのように変化するかをシミュレーションした結果を図5に紹介する。通常導電粒子は30～70% (場合によってはそれ以上) の変形で使用されていることから、実測値とはほぼ一致する結果となっている。

4. ACF接続での高周波特性

当社にて10GHz相当の信号で測定したTDR法 (Time Domain Transforms) およびTDT法 (Time Domain Reflectometer) による測定結果を示した (図6,

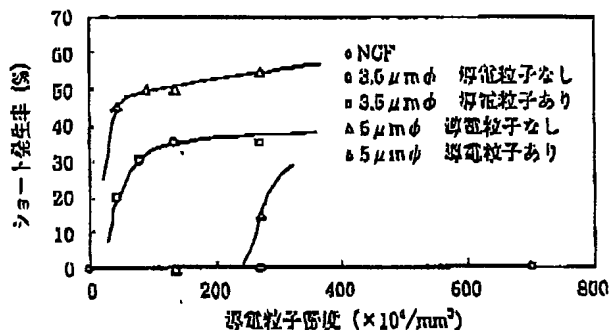


図4 絶縁被覆粒子の効果

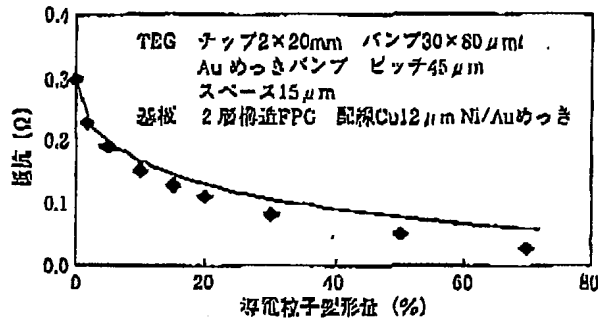


図5 導電粒子1個の変形率と抵抗 (シミュレーション)

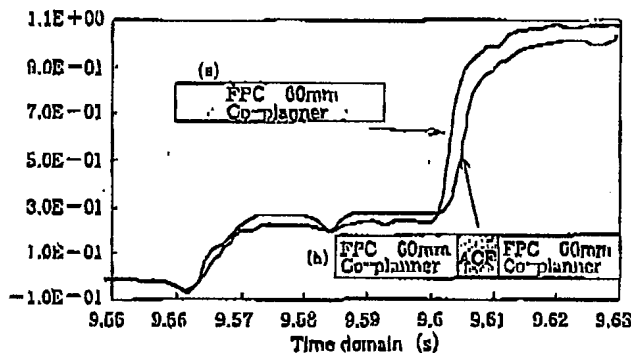


図6 TDR法

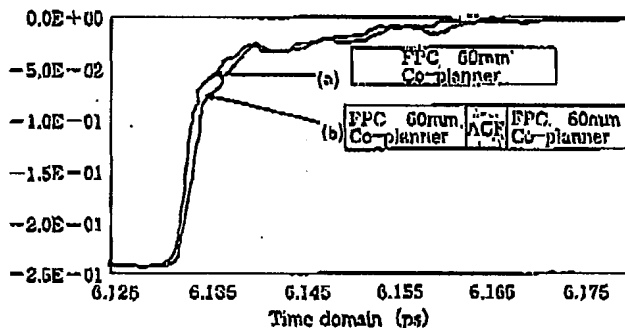


図7 TDT法

図7)。FPC単独と、中間部をACFで接合した2種のサンプルの比較で大きな差が見られないことから10GHzまでは導電粒子を介した接続に問題がないと考えられる。この他、13GHzまでは使用が可能との報告もある。

(測定条件)

- ・ サンプリグオシロスコープ Tektronix CSA803 50GHz
- ・ サンプリグヘッド SD-24 35ps (10GHz相当)
- ・ 高周波ヘッド Tektronix TMP9615 GSGhead

COF (Chip on Film) 用 ACF

COFは携帯電話のLCDモジュールを中心に急速に市場を広げている。これはLCDのカラー化による狭

表1 COF用ACFの物性値

項目	特性値
弾性率 (Gpa)	1.2
T_g (°C)	125
CTE (ppm/°C)	63
吸水率* (wt. %)	2.3

*85°C85%RH 168hr

表2 各社FPCとの接着強度

PIの種類	90度ピール強度 (g/cm)
A社製 ME法	1,080
B社製 ME法	890
C社製 CA法	750
D社製 CA法	780

ピッチ化と高機能化による実装エリアの有効利用によるものと考えられる。現在、当社で量産されているCOF用ACFの物性を表1に、また接続信頼性を図8に示した。COFに用いられる基板は接着剤レスの2層構造が主体でありACFの接着面はポリイミドとなる。そのポリイミドもメーカー、基板の製造方法、あるいはパターン形成過程で曝されるさまざまな処理工程で物性や表面状態の異なったものが存在する。COF用ACFではこれらのポリイミドに対し良好な接着性を有することが求められる(表2参照)。

COB (Chip on Board) 用 ACF

COFではポリイミドとの密着性を持たせれば内部応力は基材の変形によりある程度緩和されることから、比較的良好な接続信頼性を得ることができる。しかしながら、リジッドボードでは硬いものどうしを接着するため、線膨張係数のミスマッチにより生じる内部応力は緩和されことなくそのまま残留し、結果的に種々信頼性評価で不具合を生じることになる。よってACF接続の信頼性を向上させるためには接着界面で発生する内部応力を低減させること、および内部応力で剥離が発生しない密着力を持たせることが必要になってくる。応力を低減させる方法はACFの線膨張係数を基材(被着体)に近づけるか、弾性率を小さくして応力を吸収する方法の2つが考えられるが、弾性率の低下は種々応力に対して変形を容易にすることであり、ACFのように圧接で導通を確保する場合好ましい方法とは言えない。また膨張係数を基材に近づける方法も接着剤成分の配合組成上限界がある。よって、これらの接着剤物性のバランスを保ちながら、基材との密着性を上げていくことが重要になってくる。表3に現在当社で上市しているCOB用ACFの物性を、図9(a)、(b)にはガラスエポキシ基板との信頼性データを紹介する。

□

電子機器の高機能化と小型化は今後も加速される。これにより半導体のフリップチップ実装比率も大きくなり、その接続方法は狭ピッチ化対応あるいは環境間

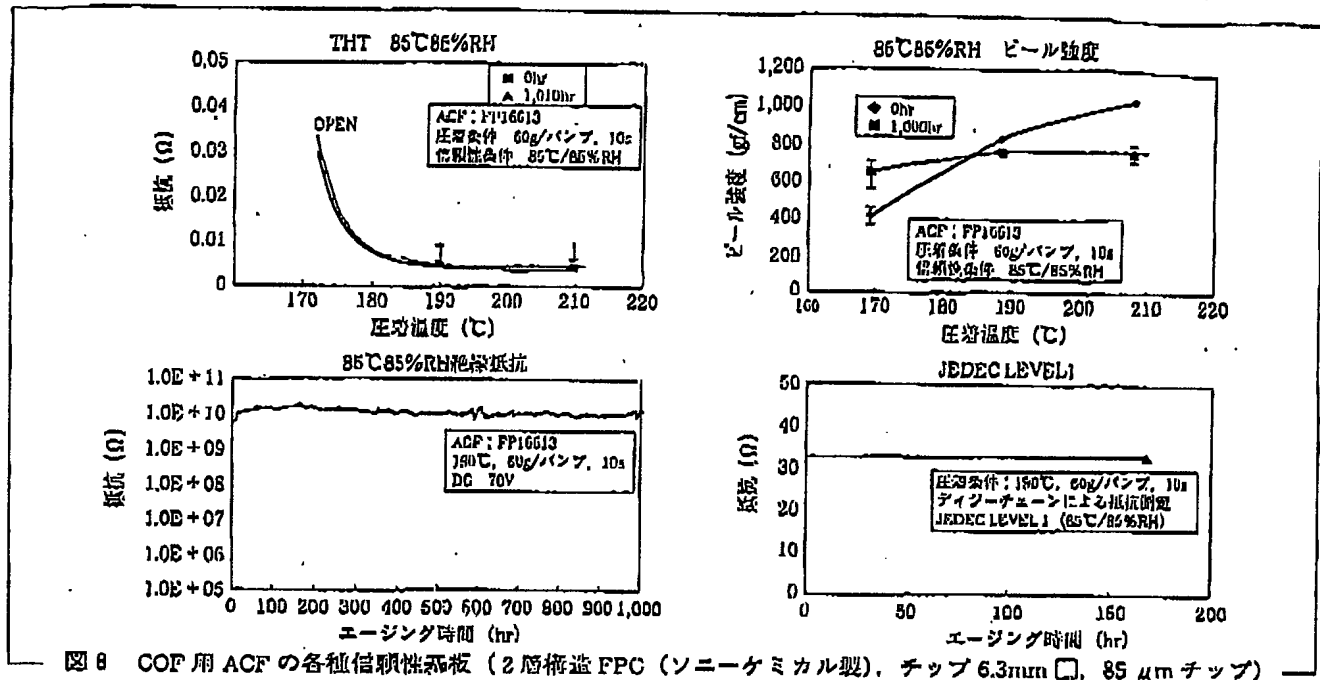


図8 COF用ACFの各種信頼性試験 (2層ガラスFPC (ソニーケミカル製), チップ6.3mm □, 85 μmチップ)

題などから圧接型の工法が中心になってくることが予想される。この圧接工法の中でも ACF 工法は下記に示す利点から市場で多数の実績を上げている。

- ① LOD 業界での実績。
- ② 弾性変形する樹脂をコアにしためっき粒子による接続信頼性。
- ③ 導電粒子の分散をコントロールした製品をユーザーに提供できる。

表3 COB用ACF物性

項目	特性値
線膨張係数 (ppm/°C)	41
弾性率 (Gpa) at 30°C	4.6
at 150°C	1.3
ガラス転移温度 (°C)	154
吸水率 (wt. %)	1.3

ザーに提供できる。

- ④ フィルム状であることから、実装に際し無駄なく使用量をコントロールできる。
- ⑤ フィルム状であることから、接着剤としての性能をコントロールしやすい。

今後、圧接工法をさらに汎用性を持った工法とするためには、基板技術、半導体前工程、 bumps 形成技術、実装技術、実装装置などあらゆる技術をコンカレントして進めていく必要があります。これら技術の融合によりフリップチップ実装が誰でもできる汎用性を持った実装方法になることを期待する。

【参考文献】

- 1) 安藤, 山田, 須賀: 異方性導電膜, 電子材料, p.72, 1995年7月号別冊
- 2) 坂入, 須賀, 山田: 異方性導電膜 (ACF), 電子材料, p.55, 1997年7月号別冊
- 3) 土谷, 豊田, 小寺: 導電粒子の電気特性評価, 回路実装学会誌, 12 [7] p.507 (1997)
- 4) Myung-Jin Yim, Woonghwan Ryu, Young-Doo Jeon Junho Kim & Kyung-Wook Pal: Microwave Model of Anisotropic Conductive Adhesive Film - Chip Interconnections for High Frequency Applications, 1999 Electronic Components and Technical Conference

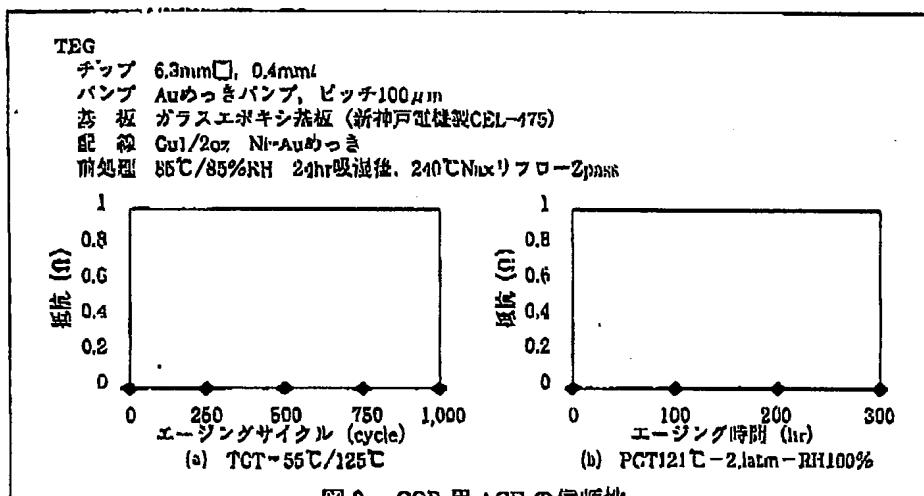


図9 COB用ACFの信頼性

執 筆 者

(五十音順, 敬称略)

阿部 博之 カシオ計算機 時計事業部
 新井 進 信州大学 工学部
 生沢 佳弘 東洋紡績 電子材料事業部
 入江 健二 武蔵エンジニアリング 技術部
 上田 弘孝 アムコー・テクノロジー・ジャパン
 鶴瀬 正二 東洋紡績 電子材料事業部
 江澤 弘和 東芝 セミコンダクター社
 大原 治三 大西電子 機器販売課
 岡崎 誠 九州松下電器 FA 事業部
 岡野 輝男 タムラエフエーシステム システム技術部
 金子 紀男 信州大学 工学部
 菊池 俊一 富士通 実装テクノロジー統括部
 岸 工 富士通 モバイル PC 事業部
 栗田 智晴 東洋紡績 総合研究所
 河野 英一 NEC 生産技術研究所
 桑内 重喜 東レエンジニアリング
 小松 出 東芝 研究開発センター
 笹谷 卓也 デンソー 基礎研究所
 澤田 良敏 大和製作所 電子装置部
 篠原 直行 信州大学 工学部
 島 俊典 ハリマ化成 電子材料技術開発部
 島田 修 ディー・ティー・サーキットテクノロジー
 菅沼 克昭 大阪大学 産業科学研究所
 鈴木 真純 富士通 実装テクノロジー統括部
 鈴木 聖一 ナミックス 開発部
 鈴木 理 ナミックス 開発部
 小城 宏樹 デュボン 電子材料部門
 コピ・スペクター ShellCase

田添 洋一 不二越 プレシジョン事業部
 武市 元秀 ソニーケミカル IT デバイス事業部
 忠内 仁弘 東芝 研究開発センター
 立石 浩史 東芝 研究開発センター
 玉木 清英 東芝アイティー・コントロールシステム
 高橋 健司 超先端電子技術開発機構
 塚田 裕 日本アイ・ビー・エム
 角井 和久 富士通 実装テクノロジー統括部
 鶴岡 賢 大西電子 機器販売課
 手島 光一 東芝 研究開発センター
 トーマス・チャン ESEC SA
 豊田 三郎 グローバルアライアンス
 中村 公男 アジレント・テクノロジー 自動計測本部
 西村 哲郎 日本スベリア社
 萩原 敏明 デュボン 電子材料部門
 古市 光志 富士通オートメーション
 古沢 俊洋 三洋電機 セミコンダクタカンパニー
 星 純二 三菱マテリアル 製造部
 本多 進 昭栄ラボラトリー
 松尾 美恵 東芝 セミコンダクター社
 松野 久 デュボン 電子材料部門
 宮崎 竜二 富士通 実装テクノロジー統括部
 宮田 雅弘 東芝 セミコンダクター社
 本間 良信 ナミックス 技術部
 山内 朗 東レエンジニアリング
 ジルベール・ルカルバンティエ
 カール・ズース・フランス
 浅川 朝宏 九州松下電器 FA 事業部

実装技術ガイドブック 2001 年

電 子 材 料 5月号別冊 定価 2,000 円
 2001 年 5 月 28 日 発行

発行人 志 村 幸 雄
 編集人 犬 島 雅 志

図 (日本複写権センター委託出版物) 本誌の全部または一部を無断で複写複製 (コピー) することは、著作権上での例外を除き、禁じられています。本誌からの複写を希望される場合は、日本複写権センター (☎ 03-3401-2382) にご連絡ください。

発行所 株式会社 工 業 調 査 会
 ▷本 社 東京都文京区本郷 2-14-7
 (〒113-8466) 電話 03 (3817) 4725 (本誌直通)
 振 替 東 京 00180-1-123234
 ▷支 社 大阪府中央区常盤町 1-3-20
 (〒540-0028) (安藤ビル 3 F)
 電話 06 (6941) 9751
 印刷所 美研プリンティング株式会社
 三美印刷株式会社

Motohide Takechi, "Iho Dodensei Film Ni Yoru Flip Chip
Jisso Gijutsu," Denshi Zairyo, 2001 Gatsufo Bessatsu, pp.
130-133

5 Part 5. FLIP CHIPS

FLIP CHIP PACKAGING TECHNOLOGY USING ANISOTROPIC
CONDUCTIVE FILM

MOTOHIDE TAKEICHI

10 * Group Leader, Second Development Group, Technology
Section, IT Device Division, Sony Chemicals corporation
12-3, Satsuki-cho, Kanuma-shi, Tochigi 322-8502
TEL 0289-76-0216

15 In recent years, bonding methods such as ACF and ACP
methods and NCF and NCP methods have received attention as
a technique for solving problems in the flip chip
packaging technology for bare chips. These bonding
methods attract particular attention in terms of lead free
20 bonding and cost reduction. Our company is engaged in
development of ACFs for bare chip bonding to improve the
bonding reliability and to meet the required specs.

In recent years, electronic devices, mainly
25 information terminal devices, have been markedly reduced
in size and increased in functionality. The core

technology that supports the progress is high density packaging, which is a combination of various elemental technologies such as fine wiring technology in substrate manufacturing, multilevel interconnection technology
5 including build-up technology, pattern design technology, progress in mounting devices, and miniaturization technology for components. These technologies continue to progress.

IC chips require relatively large mounting areas on
10 mounting boards, and an effective way to reduce the size of the boards is to reduce the size of the IC chips. In view of this, instead of using molded ICs mounted on lead frames, various methods have been proposed for directly mounting a bare chip on a substrate, and such methods have
15 been practically used. Initially, a method was used in which a bare chip was bonded face-up to a substrate and the terminals of the IC chip were connected to the terminals of the substrate by wire bonding. However, to support ICs with further reduced size and increased speed,
20 flip chip bonding is being investigated actively.

Specific examples of such a bonding method include metallic bonding using solder, bonding using silver paste, and Au-Au bonding using ultrasonic wave. A commonality among these bonding methods is that an underfill must be
25 used to relax and disperse the stress that is caused by the mismatch in the expansion coefficient between the chip

and substrate and is concentrated on the bonding points.

Moreover, these methods also have a problem that a reduction in pitch and the usable size of chips are

limited. As another promising bonding method, a method

5 has attracted attention, in which electrical connection is

established only by compression bonding through a bonding

film containing conductive particles (ACF, Anisotropic

Conductive film), a bonding paste containing conductive

particles (ACP, Anisotropic Conductive Paste), or an NCF

10 or NCP (non-Conductive Film/Paste) containing no

conductive particles (hereinafter this method is referred

to as a compression bonding method). With such a method,

the problems in the flip chip packaging technology method

can be solved even when the pitch of bare chips is further

15 reduced. In addition, the method is a promising lead free

bonding method that has received global attention. To

reduce cost, many users have started exploring the use of

the compression bonding method in place of the

conventional methods.

20 Based on accumulated experience in the field of LCDs,

our company is engaged in development of ACFs for bare

chip bonding to improve the bonding reliability and to

meet the required specs and has already developed many

products.

ACF for Flip Chip Packaging

1. Bonding Principle of ACF

The bonding principle of an ACF is shown in Fig. 1.

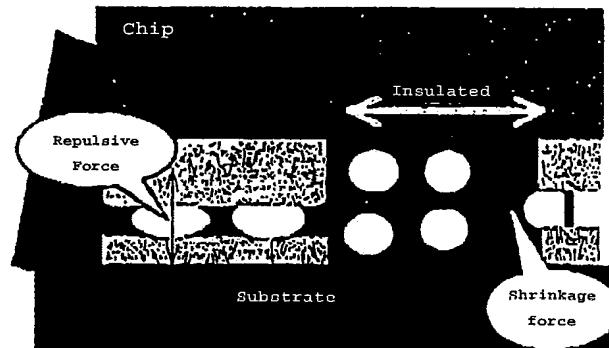


Fig.1 Bonding Principle of ACF

5 The ACF is produced by dispersing conductive particles in a film-like adhesive and is placed between a chip and a substrate that are to be electrically connected to each other. After alignment, heat and pressure are applied to cure the adhesive component, so that the chip and

10 substrate are electrically connected. The main feature of ACFs is that during the application of heat and pressure, the conductive particles are sandwiched between the connection points which are the lands on the substrate side and the bumps. Generally, elastically deformable Ni-

15 Au plated plastic balls having a diameter of 3 to 5 μm are used as the conductive particles. The use of such conductive particles increases the pressure margin during bonding for height variations of the bumps or the

coplanarity of the substrate and allows the bonding reliability to be maintained even when small deformation occurs due to stress generated during various reliability tests. Fig. 2 shows the data for reliability obtained by TCT for films produced during the development of ACFs performed at our company. The figure shows the influence of the presence or absence of conductive particles. As can be seen, the number of cycles until open failure occurs is approximately 1.8 times longer in the ACFs containing the conductive particles. Fig. 3 shows the measurement results of reliability at 85°C/RH85% for conductive particles with different diameters. The resistance immediately after bonding was good irrespective of the particle diameter and the presence or absence of the conductive particles. However, for the NCP, the maximum value and average value of the resistance were found to increase after 1,000 hours of aging. Moreover, the larger the particle diameter, the more stable the resistance. These results show that the presence of the conductive particles increases the pressure margin during bonding and greatly affects the reliability.

TEG
 IC: 10 mm square, 0.4 mm
 Substrate: 40 mm square
 FR-5 build-up
 Bumps: 30 $\mu\text{m}\phi$, Au stud, 30 μm height, 85 μm pitch
 Wiring: Cu 1/2 oz Ni-Au plated

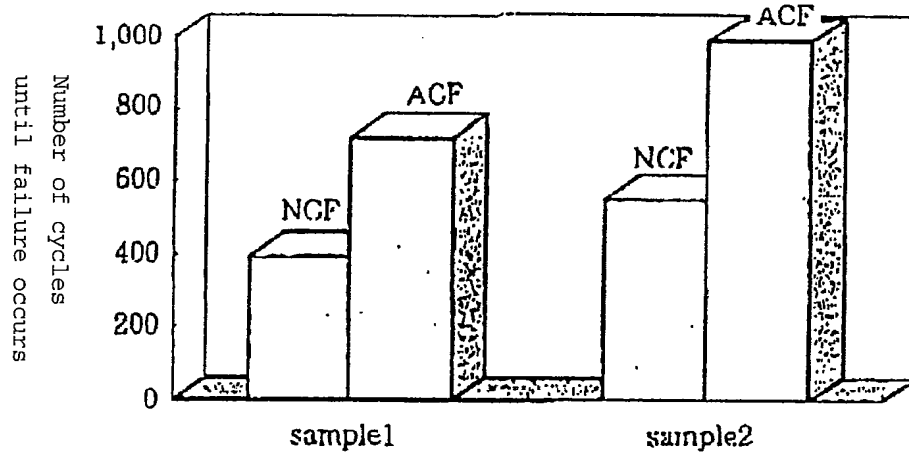


Fig.2 TCT reliability of ACF and NCF

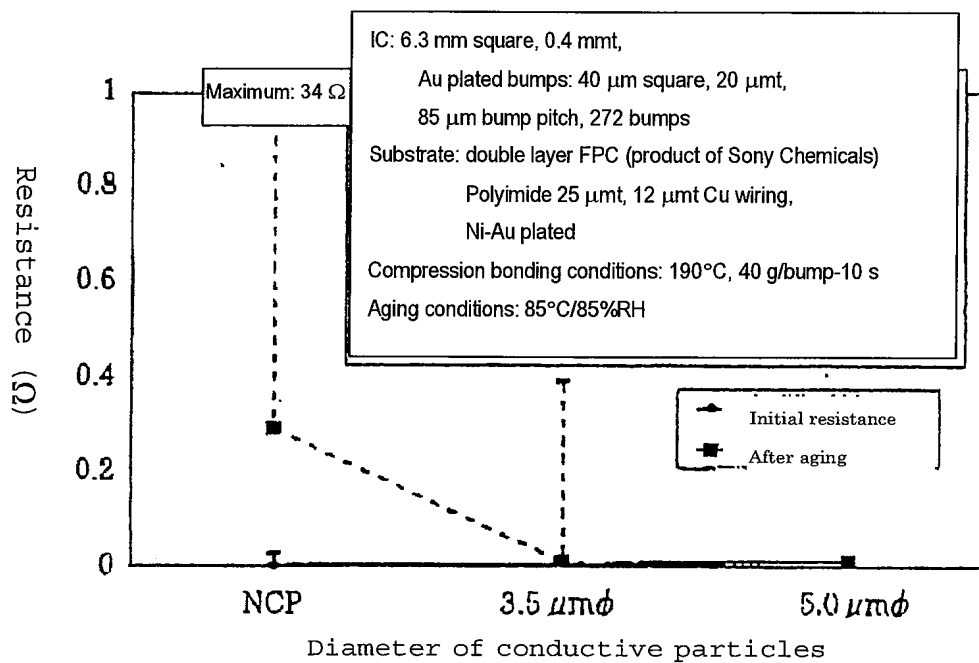


Fig.3 Moisture resistance reliability of ACF and NCF

2. Particles with Insulating Coating

Generally, in flip chip bonding, the bumps of a bare chip are connected to the traces on a substrate, and the bonding area is smaller than that of ITO-TCP bonding that has conventionally been used in the LCD industry.

Therefore, a large number of conductive particles must be added to ACFs. However, short circuits between bumps may occur when the amount of the conductive particles is too large. To solve this problem, individual conductive particles are coated with an insulating material^{1),2)}. The effects of coating were measured using conductive particles with insulating coating and without insulating coating. Specifically, two types of conductive particles with different diameters were used, and the amount of the conductive particles was changed. The rate of occurrence of short circuits after bonding was measured using a chip with a bump spacing of 15 μm . Fig. 4 shows the measured data. For the particles without insulating coating, short circuits occurred when the density exceeded 500,000 particles/ mm^3 . However, for the 5 μm diameter particles with insulating coating, short circuits were not found until the density exceeded about 2,000,000 particles/ mm^3 . For the 3.5 μm diameter particles with insulating coating, short circuits were not found when the density was 7,000,000 particles/ mm^3 or less. These results show that particles with insulating coating must be used for fine

bumps.

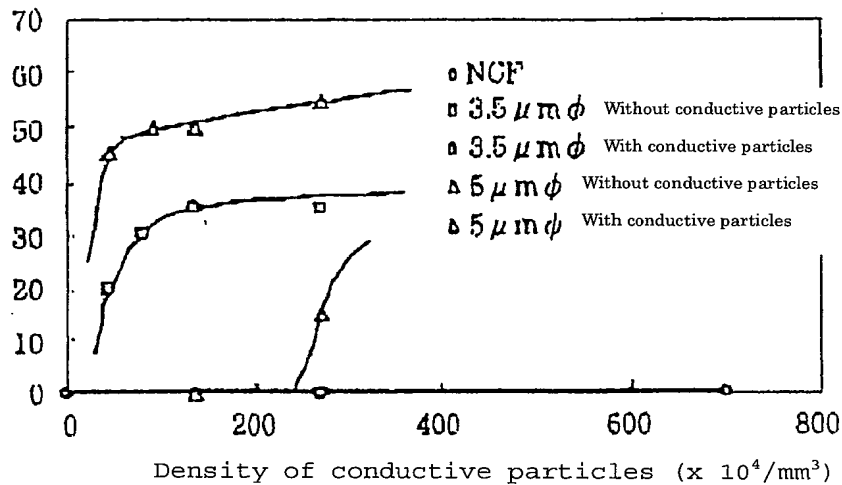


Fig. 4 Effects of particles with insulating coating

3. Resistance of Conductive Particles

The resistance of a single conductive particle is very difficult to measure, and it has been reported that the resistance of a single conductive particle is several Ω^3 . However, actual measurement by a four-probe method using a chip showed that the resistance obtained through several particles is about $10 \text{ m}\Omega$, which is different from the reported value. Therefore, a virtual cross-sectional area of the plated portion of conductive particles was determined from the volume of the plated portion and the separation distance between the conductive particles after bonding, and the resistance of the spherical particles was determined from the specific resistances of Ni and Au.

Then, simulations were performed to determine how the resistance changes with the amount of deformation of the particles during compression bonding. The simulation results are shown in Fig. 5. The amount of deformation of the particles used is typically 30 to 70% (or more in some cases), and the simulation values almost agree with the measured values.

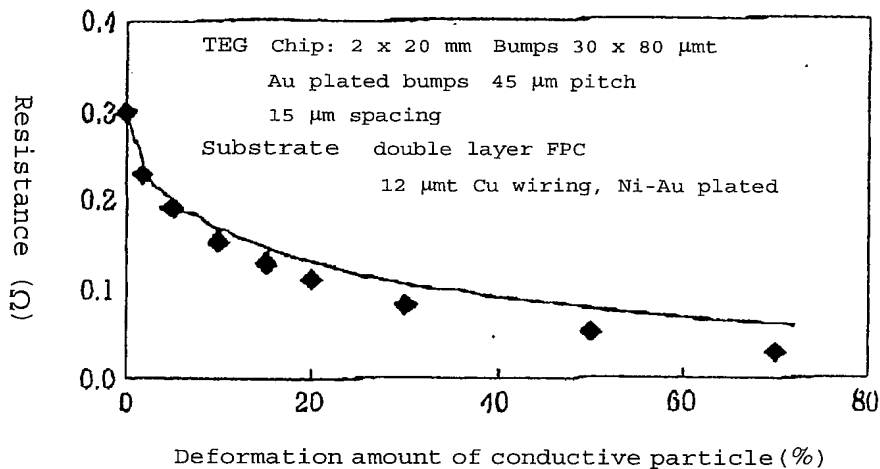
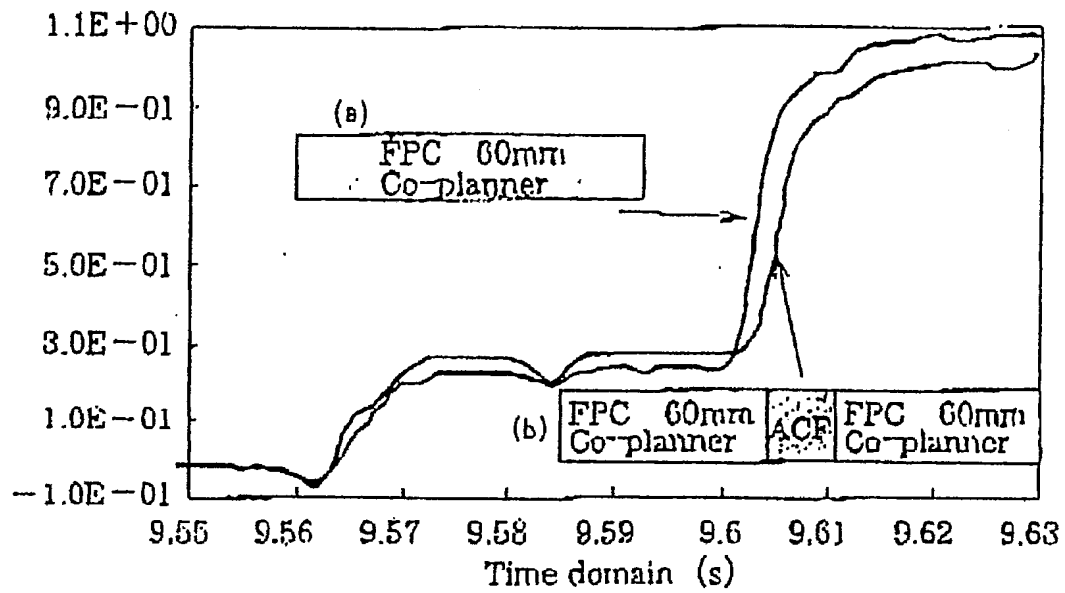


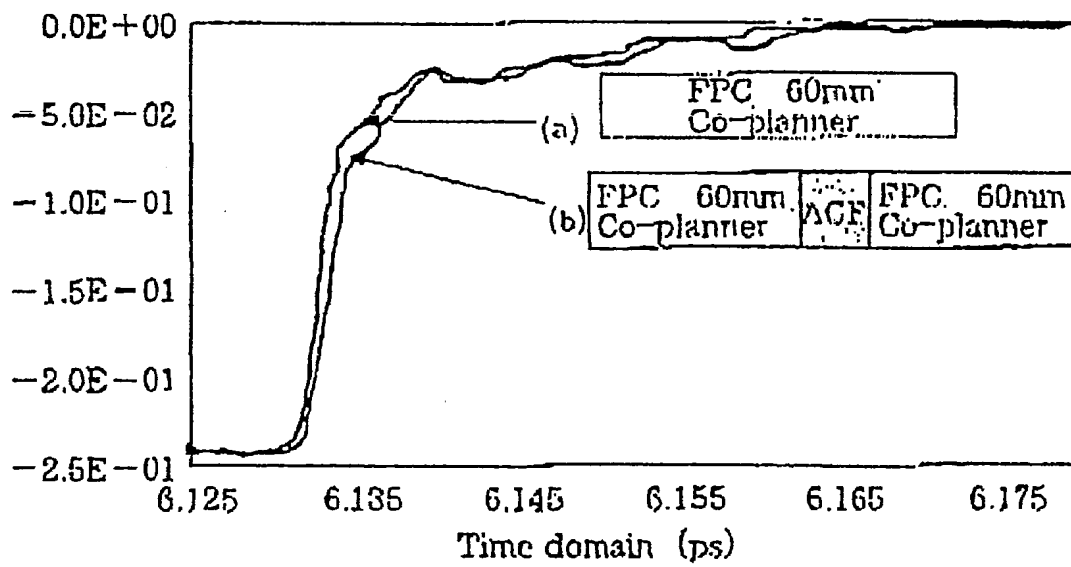
Fig.5 Deformation amount and resistance of single particle (simulation)

4. High frequency characteristics of ACF bonding

The results of measurement performed at our company by a TDR method (Time Domain Transforms) and by a TDT method (Time Domain Reflectmeter) using signals corresponding to 10 GHz are shown (in Figs. 6 and 7).

**Fig. 6**

TDR method

**Fig. 7**

TDT method

Since no significant difference was found between a sample of FPC alone and a sample with its intermediate portion bonded through an ACF, the bonding through the conductive particles may be used up to 10 GHz without any problem.

5 Moreover, it has been reported that the bonding through conductive particles can be used up to 13 GHz⁴⁾.

<Measurement conditions>

Sampling oscilloscope: Tektronix CSA803 50 GHz

Sampling head: SD-24 35ps (corresponding to 10 GHz)

10 High frequency head: Tektronix TMP9615 GSGhead

ACF for COF (Chip on Film)

The market for COFs used mainly in LCD modules for cellular phones is growing rapidly. This may be due to effective use of mounting areas that is required by color
15 LCDs with reduced pitch and increased functionality. The physical properties of an ACF for COF currently mass produced by our company are shown in Table 1, and the bonding reliability of the ACF is shown in Fig. 8.

20 Table 1

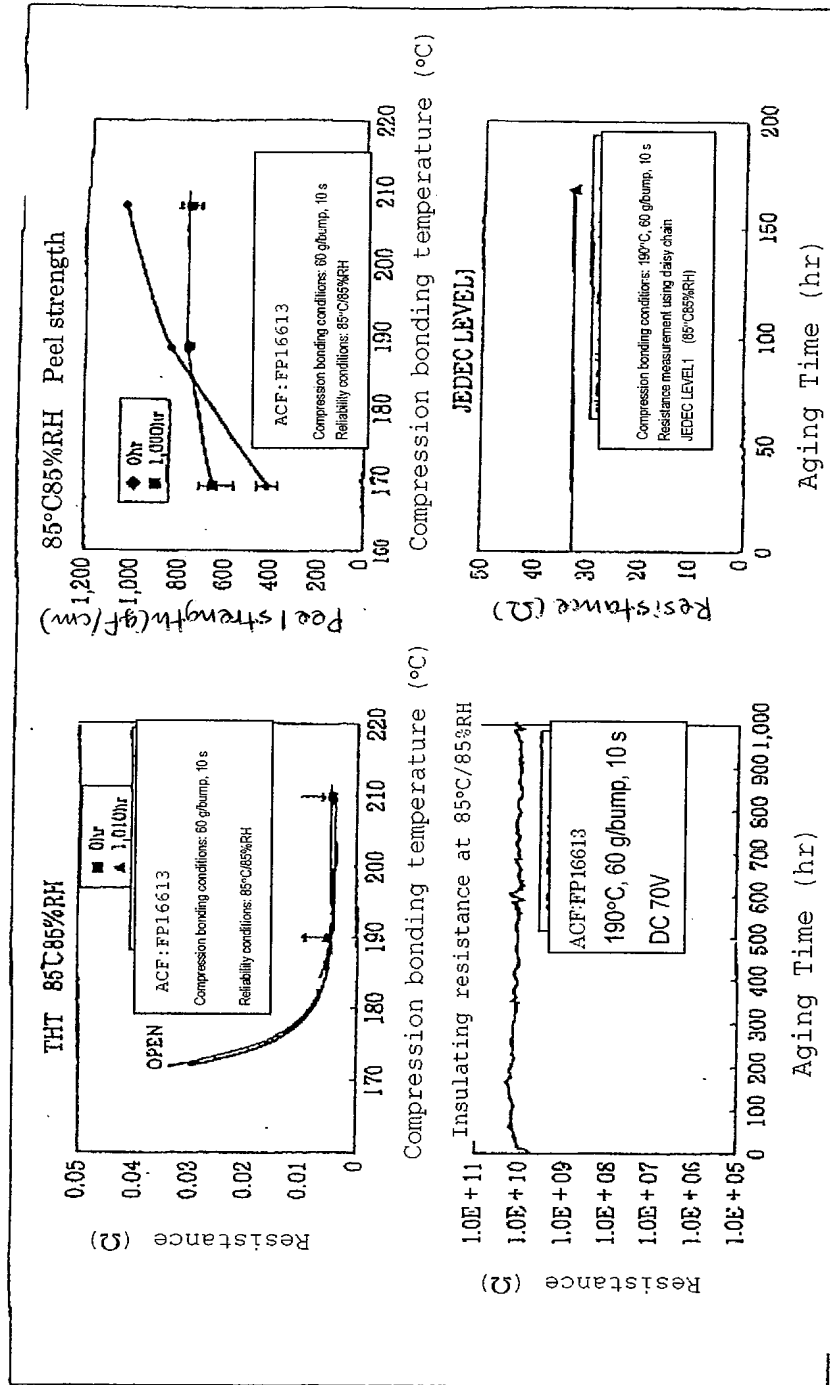
Physical properties of ACF for COF

Item

Elastic modulus (GPa)

Water absorption* (wt%)

25 Characteristic value



Various types of reliability of ACF for COF,
 substrate (double layer FPC (product of Sony Chemicals) ,
 chip: 6.3 mm square, 85 μm chip)

Fig. 8

In most cases, the substrates used for COF have a double layer structure without an adhesive, and the bonding surface for an ACF is polyimide. The physical properties and surface state of polyimide are different depending on the manufacturer, the method for manufacturing the substrate, or various processing steps in a pattern formation process. The ACF for COF is required to exhibit good adhesion properties to different types of polyimide (see Table 2).

Table 2

Adhesion strengths to FPCs from different manufacturers

Type of PI

Product of company A ME method

Product of company B ME method

Product of company C CA method

Product of company D CA method

90 degree peel strength (g/cm)

ACF for COB (Chip on Board)

With COFs, the internal stress is relaxed to some extent by the deformation of the substrate when the ACF is in intimate contact with polyimide, and relatively good bonding reliability can be obtained. However, when a rigid board is used, hard objects are bonded to each other. Therefore, the internal stress caused by the mismatch in the linear expansion coefficient is not relaxed and

remains, and this results in problems in various reliability evaluations. Therefore, to improve the reliability of ACF bonding, it is necessary to reduce the internal stress generated at the bonding interface and to provide a adhesive force sufficient for preventing peeling caused by the internal stress. To reduce the stress, two methods can be considered. One method is to set the linear expansion coefficient of an ACF close to that of a substrate (the object to be bonded). The other method is to reduce the elastic modulus to absorb the stress. However, the reduction in the elastic modulus facilitates deformation under various stresses, and this is not preferable when electrical continuity is established by compression bonding, as in the case of ACFs. The method in which the linear expansion coefficient of the ACF is set close to that of the substrate is limited by the composition of the adhesion component. Therefore, it is important to improve the adhesion properties to the substrate while the balance between the physical properties of the adhesive is maintained. Table 3 shows the physical properties of our ACF for COB that has been placed on the market, and Figs. 9(a) and 9(b) show the reliability data of the ACF on a glass epoxy substrate.

Table 3 Physical properties of ACF for COB

Item	
Linear expansion coefficient (ppm/°C)	
Elastic modulus (GPa)	
5 Glass transition temperature (°C)	
Water absorption (wt%)	
Characteristic value (wt%)	

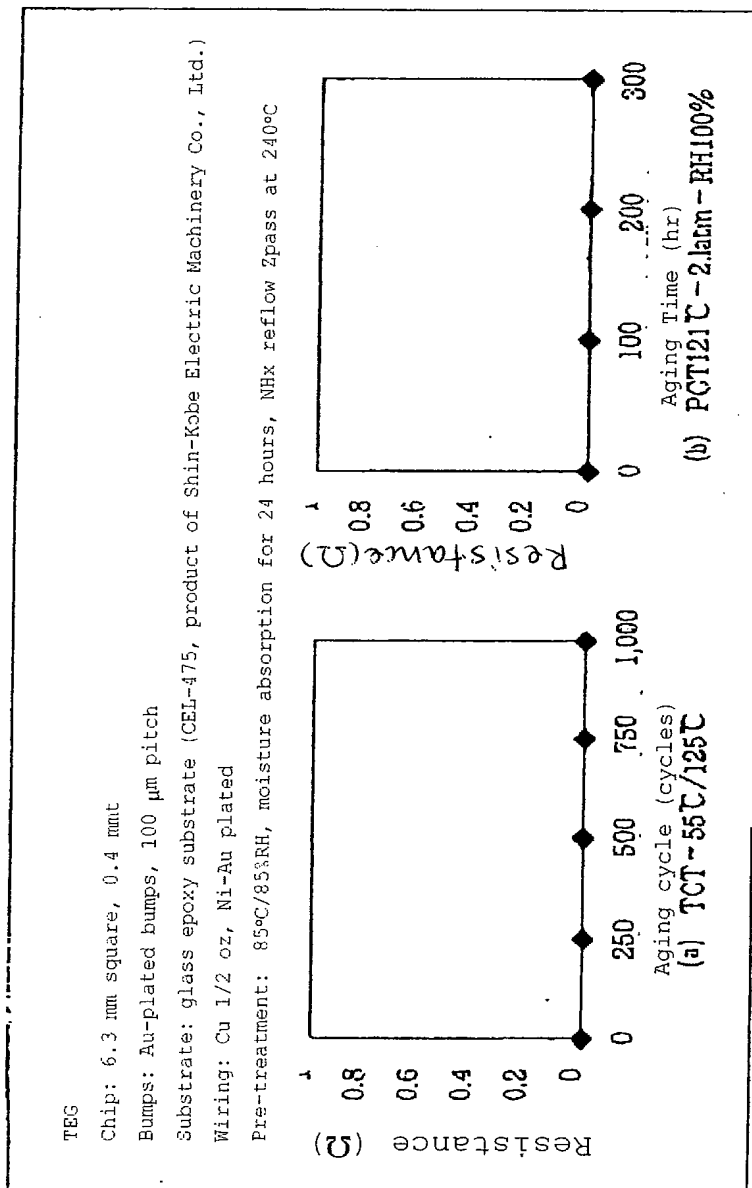


Fig. 9

Reliability of ACF for COB

In the future, the increase in the functionality and the reduction in size of electronic devices will be accelerated. Accordingly, it is expected that the ratio of flip chip packaged semiconductor devices will increase and that the compression bonding methods will be mainly used since they can support reductions in pitch and can address environmental problems. Among the compression bonding methods, the ACF method has been widely used in the market because of the following advantages:

- (1) Wide practical use in the LCD industry;
- (2) Bonding reliability obtained by plated particles with an elastically deformable resin core;
- (3) Provision of products with controlled dispersion of conductive particles to users;
- (4) The amount used for packaging can be efficiently adjusted because of the film shape of the products; and
- (5) The performance as an adhesive can be easily controlled because of the film shape of the products.

To further increase the versatility of the compression bonding method, various technologies including the substrate technology, semiconductor preprocessing method, bump formation technology, packaging technology, and packaging apparatus must be concurrently improved. We expect that a combination of these technologies makes the flip chip packaging method versatile and easy to use for any user.